

99P 3387



B4

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Patentschrift
⑩ DE 196 39 635 C 1

⑤1 Int. Cl.⁶:
H 02 H 3/20
H 02 H 7/20
H 03 K 19/0185

⑳ Aktenzeichen: 196 39 635.2-32
㉑ Anmeldetag: 26. 9. 96
㉒ Offenlegungstag: -
㉓ Veröffentlichungstag
der Patenterteilung: 9. 7. 98

DE 196 39 635 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

㉔ Patentinhaber:
Texas Instruments Deutschland GmbH, 85356
Freising, DE

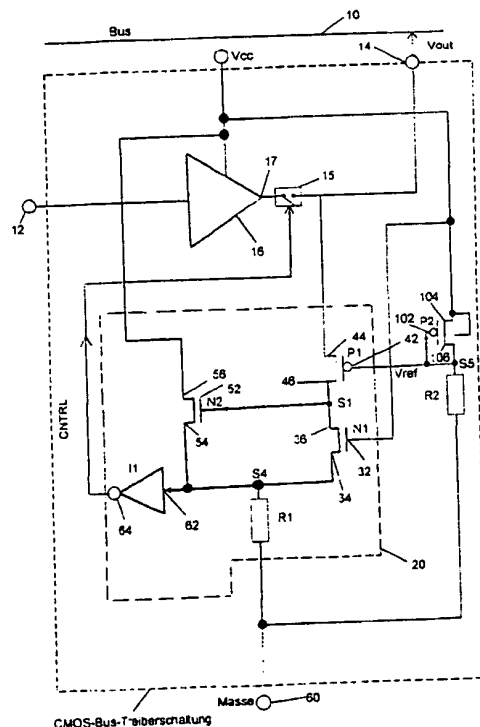
㉕ Vertreter:
Prinz und Kollegen, 81241 München

㉖ Erfinder:
Rombach, Gerd, 85354 Freising, DE

㉗ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
WO 92 17 830 A1

㉘ CMOS-Bus-Treiberschaltung

㉙ Eine CMOS-Bus-Treiberschaltung, die von einer Spannung (Vcc) versorgt wird und eine CMOS-Bus-Treiberschaltung (16) enthält, welche an einem Eingang (12) der CMOS-Bus-Treiberschaltung Datensignale empfängt und an einem mit einem Bus (10) verbundenen Ausgang (14) der CMOS-Bus-Treiberschaltung den Datensignalen entsprechende Spannungswerte abgibt. Die CMOS-Bus-Treiberschaltung enthält einen Komparator (20), an dessen Referenzeingang (22) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung und an dessen Signaleingang (24) eine am Treiberschaltungsausgang (14) liegende Spannung (Vout) liegt und der dann, wenn die am Treiberschaltungsausgang (14) liegende Spannung (Vout) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung überschreitet, an seinem Ausgang (26) ein Steuersignal (CNTRL) abgibt, durch das die CMOS-Bus-Treibereinheit (16) vom Bus (10) entkoppelt wird. Die vom Komparator (20) zur Überwachung der am Treiberschaltungsausgang (14) liegenden Spannung (Vout) aufgewendete Energie wird dadurch minimiert, daß nur dann ein Strom durch den Komparator (20) fließt, wenn die am Treiberschaltungsausgang (14) liegende Spannung (Vout) oberhalb der Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung liegt.



DE 196 39 635 C 1

Die Erfindung bezieht sich auf eine CMOS-Bus-Treiberschaltung, wie sie im Oberbegriff des Patentanspruchs 1 definiert ist. (WO 92/17830 A1).

CMOS-Bus-Treiberschaltungen werden dazu verwendet, an einen Datenübertragungsbus Datensignale von Datensendern anzulegen, die über den Bus zu Datenempfängern übertragen werden sollen. In der Regel sind dabei an einem Übertragungsbus mehrere Treiberschaltungen angeschlossen.

Die CMOS-Bus-Treiberschaltungen empfangen auf der Eingangsseite von den Datensendern üblicherweise binäre Datensignale und geben auf der Ausgangsseite bestimmte Spannungswerte ab, die die binären Datensignale repräsentieren.

Bei älteren Bus-Systemen liegt der Spannungswert zur Repräsentation eines binären Datensignals mit dem Signalwert 1 bei +5 V. Ältere Bus-Treiberschaltungen, die von einer Spannung von ca. 5 V versorgt wurden, müssen daher einen an ihrem Eingang auftretenden binären Signalwert 1 in ein Spannungssignal von +5 V umwandeln und diese Spannung zur Übertragung des Signals an den Bus anlegen.

Die Versorgungsspannung neuerer CMOS-Bus-Treiberschaltungen, z. B. der LVC 161284 von Texas Instruments, liegt bei 3,3 Volt. Diese Schaltungen, die an ihrem Ausgang einen CMOS-Inverter aufweisen, legen also bei Vorliegen eines binären Signals mit dem Wert 1 am Eingang eine Spannung von ca. 3,3 Volt an den Datenbus.

Häufig tritt der Fall auf, daß die neuen CMOS-Bus-Treiberschaltungen vom 3,3 Volt-Typ bei einem alten Bus-System eingesetzt werden, an das ebenfalls noch Bus-Treiber vom 5 Volt-Typ angeschlossen sind. Da die Ausgänge sämtlicher Bus-Treiber über den Bus miteinander in Verbindung stehen, kann es dann vorkommen, daß an dem Ausgang einer neuen CMOS-Bus-Treiberschaltung mit 3,3 Volt Versorgungsspannung eine Spannung auftritt, deren Wert diese Versorgungsspannung überschreitet. Dadurch werden die Spannungsverhältnisse zwischen Versorgungsspannungseingang des Treibers und Treiberausgang umgekehrt, was Fehler im System verursachen kann. Ferner kann dadurch der PMOS-Ausgangstransistor (meist ein Transistor vom Anreicherungstyp) des CMOS-Inverters dieser Schaltung beschädigt werden.

In der WO 92/17830 A1 ist eine Interfaceschaltung beschrieben, in der der Ausgang der Schaltung von einer Leitung, mit der der Ausgang verbunden ist, mittels schaltbarer Transistoren (MOSFET) entkoppelt werden kann, wenn an der Leitung Überspannungen auftreten. Das Steuersignal wird von einer Überwachungsschaltung geliefert, welche die Ausgangsspannung mit einer Referenzspannung vergleicht.

Der Erfindung liegt die Aufgabe zugrunde, eine CMOS-Bus-Treiberschaltung der eingangs angegebenen Art so auszugestalten, daß sie mit hoher Betriebssicherheit an einem Bus eingesetzt werden kann, an dem Spannungen auftreten können, die die Versorgungsspannung der CMOS-Bus-Treiberschaltung überschreiten, und die CMOS-Bus-Treiberschaltung vor diesen Spannungen zu schützen. Ferner soll durch die Erfindung die vom Komparator zur Überwachung der am Treiberschaltungsausgang liegenden Spannung aufgewendete Energie minimiert werden.

Diese Aufgabe wird durch eine erfindungsgemäße CMOS-Bus-Treiberschaltung gelöst, die neben einer CMOS-Bus-Treibereinheit einen Komparator aufweist, an dessen Referenzeingang die Versorgungsspannung der CMOS-Bus-Treiberschaltung und an dessen Signaleingang eine am Treiberschaltungsausgang liegende Spannung liegt

und der dann, wenn die am Treiberschaltungsausgang liegende Spannung die Versorgungsspannung der CMOS-Bus-Treiberschaltung überschreitet, an seinem Ausgang ein Steuersignal abgibt, durch das die CMOS-Bus-Treibereinheit vom Bus entkoppelt wird, wobei die erfindungsgemäße CMOS-Bus-Treiberschaltung dadurch gekennzeichnet ist, daß der Komparator umfaßt:

einen ersten N-Kanal-MOS-Feldeffekttransistor, an dessen Gate-Anschluß die Versorgungsspannung der CMOS-Bus-Treiberschaltung liegt,

einen ersten P-Kanal-MOS-Feldeffekttransistor, an dessen Source-Anschluß die am Treiberschaltungsausgang liegende Spannung liegt und dessen Drain-Anschluß mit dem Drain-Anschluß des ersten N-Kanal-MOS-Feldeffekttransistors verbunden ist und an dessen Gate-Anschluß eine Referenzspannung liegt,

einen zweiten N-Kanal-MOS-Feldeffekttransistor, an dessen Drain-Anschluß die Versorgungsspannung der CMOS-Bus-Treiberschaltung liegt, dessen Source-Anschluß mit dem Source-Anschluß des ersten N-Kanal-MOS-Feldeffekttransistors und dessen Gate-Anschluß mit dem Verbindungspunkt zwischen dem Drain-Anschluß des ersten P-Kanal-MOS-Feldeffekttransistors und dem Drain-Anschluß des ersten N-Kanal-MOS-Feldeffekttransistors verbunden ist,

einen ersten Widerstand, der zwischen den Verbindungspunkt zwischen dem Source-Anschluß des ersten N-Kanal-MOS-Feldeffekttransistors und dem Source-Anschluß des zweiten N-Kanal-MOS-Feldeffekttransistors und Masse geschaltet ist und einen CMOS-Inverter, dessen Eingang mit dem Verbindungspunkt zwischen dem Source-Anschluß des zweiten N-Kanal-MOS-Feldeffekttransistors und dem ersten Widerstand verbunden ist und an dessen Ausgang das Steuersignal zur Entkoppelung der CMOS-Bus-Treibereinheit vom Bus abgegeben wird.

Durch die Erfindung wird erreicht, daß die vom Komparator zur Überwachung der am Treiberschaltungsausgang liegenden Spannung aufgewendete Energie minimiert wird, da nur dann ein Strom durch den Komparator fließt, wenn die am Treiberschaltungsausgang liegende Spannung oberhalb der Versorgungsspannung der CMOS-Bus-Treiberschaltung liegt. Zudem wird das am Bus auftretende Ausgangssignal nicht beeinflusst, da nahezu kein Strom vom Ausgangssignal in den Komparator fließt.

Im folgenden wird die Erfindung anhand bevorzugter Ausführungsformen, welche in der beigefügten Zeichnung dargestellt sind, im einzelnen beschrieben. Es zeigen:

Fig. 1 ein Schaltbild einer Ausführungsform der erfindungsgemäßen CMOS-Bus-Treiberschaltung;

Fig. 2 ein detailliertes Schaltbild der in Fig. 1 dargestellten Ausführungsform der erfindungsgemäßen CMOS-Bus-Treiberschaltung;

Fig. 3 ein Schaltbild einer weiteren Ausführungsform der erfindungsgemäßen CMOS-Bus-Treiberschaltung, die eine Weiterbildung der in Fig. 2 dargestellten Ausführungsform darstellt.

Die in der Fig. 1 dargestellte Ausführungsform der erfindungsgemäßen CMOS-Bus-Treiberschaltung umfaßt eine CMOS-Bus-Treibereinheit 16 (z. B. die LVC 161284 von Texas Instruments), einen Komparator 20 und einen steuerbaren Schalter 15.

Die CMOS-Bus-Treibereinheit 16 besitzt einen Eingang 12, der dem Eingang der CMOS-Bus-Treiberschaltung entspricht, und einen Ausgang 17, der mit einem Anschluß des steuerbaren Schalters 15 verbunden ist. Am Ausgang der herkömmlichen CMOS-Bus-Treibereinheit 16 befindet sich ein (nicht dargestellter) CMOS-Inverter mit zwei Enhancement-Transistoren unterschiedlichen Leitungstyps.

Die CMOS-Bus-Treiberschaltung wird von einer Spannungsquelle mit einer Versorgungsspannung V_{cc} von 3,3 Volt gespeist. Die am Treiberschaltungsausgang 14 anliegende Spannung ist mit V_{out} bezeichnet.

Am Bus 10 sollen weitere (nicht dargestellte) Bus-Treiberschaltungen angeschlossen sein, von denen zeitweise Spannungen V_{out} an den Bus 10 angelegt werden, die über der Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung liegen.

Der steuerbare Schalter 15 liegt zwischen dem Ausgang 17 der CMOS-Bus-Treibereinheit 16 und dem Ausgang 14 der CMOS-Bus-Treiberschaltung. Wenn der Schalter 15 geschlossen ist, ist der Ausgang 17 (und damit der CMOS-Inverter) der CMOS-Bus-Treibereinheit 16 mit dem Ausgang 14 der CMOS-Bus-Treiberschaltung und über diesen auch mit dem Bus 10 verbunden. In diesem Fall wird eine am Bus 10 auftretende (und von anderen Bus-Treibern stammende) Spannung V_{out} , die unter Umständen die Versorgungsspannung V_{cc} übersteigen kann, auch an den Ausgang 17 der CMOS-Bus-Treibereinheit 16 angelegt. Ist der Schalter 15 geöffnet, so ist die CMOS-Bus-Treibereinheit 16 vom Bus 10 entkoppelt. Das in der Fig. 1 dargestellte Schalterelement 15 soll nur als ein Beispiel dafür dienen, wie die Entkopplung der CMOS-Bus-Treibereinheit 16 vom Bus 10 stattfinden kann. Natürlich sind auch andere Lösungen denkbar, um den Ausgang des CMOS-Inverters der CMOS-Bus-Treibereinheit 16 hochohmig zu machen, z. B. kann der Schalter 15 auch in der CMOS-Bus-Treibereinheit 16 integriert werden.

Der Komparator 20 besitzt einen Referenzeingang 22, an dem die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung liegt, einen Signaleingang 24, an dem die am Treiberschaltungsausgang 14 anliegende Spannung V_{out} liegt und einen Ausgang 26, der über eine Steuerleitung mit dem steuerbaren Schalter 15 in Verbindung steht.

Das vom Komparator 20 abgegebene Steuersignal CNTRL soll dazu dienen, die CMOS-Bus-Treibereinheit 16 vom Bus 10 zu entkoppeln. Das Steuersignal CNTRL kann dazu den steuerbaren Schalter 15 öffnen, wodurch die Verbindung zwischen dem Ausgang 17 der CMOS-Bus-Treibereinheit 16 und dem Bus 10 getrennt wird.

Im folgenden wird die Arbeitsweise der erfindungsgemäßen CMOS-Bus-Treiberschaltung beschrieben: Die Einheit 16 arbeitet wie eine herkömmliche CMOS-Bus-Treibereinheit. Sie empfängt am Eingang 12 Datensignale und gibt am Ausgang 17 den Datensignalen entsprechende Spannungswerte ab, die über den Ausgang 14 der CMOS-Bus-Treiberschaltung an den Bus 10 angelegt werden und die die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung in Höhe von 3,3 V nicht übersteigen.

Der Komparator 20 vergleicht fortdauernd die am Treiberschaltungsausgang 14 liegende Spannung V_{out} mit der Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung.

Wenn nun an den Bus 10 von anderen Bus-Treiberschaltungen Spannungswerte angelegt werden, die die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung übersteigen, also z. B. 5 V betragen, so treten diese Spannungen V_{out} auch am Treiberschaltungsausgang 14 der CMOS-Bus-Treiberschaltung sowie am Signaleingang 24 des Komparators 20 auf. Der Komparator 20 gibt dann, da die an seinem Signaleingang auftretende Spannung V_{out} die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung überschreitet, das Steuersignal CNTRL ab, durch das die Bus-Treibereinheit 16 vom Bus 10 entkoppelt wird, indem der steuerbare Schalter 15 geöffnet wird, so daß die Verbindung zwischen der CMOS-Bus-Treibereinheit 16 und dem Bus 10 unterbrochen wird.

Durch das Entkoppeln der CMOS-Bus-Treibereinheit 16 vom Bus 10 wird der am Ausgang der CMOS-Bus-Treibereinheit 16 liegende (nicht dargestellte) CMOS-Inverter nicht mit der über der Versorgungsspannung V_{cc} liegenden Spannung in Berührung gebracht, so daß die Transistoren des CMOS-Inverters vor Schaden bewahrt werden. Zudem werden Systemfehler vermieden, die dadurch auftreten können, daß die Spannungsverhältnisse zwischen dem Versorgungsspannungseingang der CMOS-Bus-Treibereinheit 16 und dem Ausgang 17 der CMOS-Bus-Treibereinheit umgekehrt werden.

In der Fig. 2 ist die in Fig. 1 gezeigte Ausführungsform der erfindungsgemäßen CMOS-Bus-Treiberschaltung detailliert dargestellt. Der Aufbau der in Fig. 2 dargestellten CMOS-Bus-Treiberschaltung wird im folgenden beschrieben.

Der bei der in Fig. 2 beschriebenen Schaltung verwendete Komparator 20 (gestricheltes Rechteck) enthält einen ersten N-Kanal-MOS-Feldeffekttransistor N1, an dessen Gate-Anschluß 32 die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung liegt und der den Referenzeingang des Komparators 20 darstellt, sowie einen zweiten N-Kanal-MOS-Feldeffekttransistor N2, dessen Gate-Anschluß 52 über die Source-Drain-Strecke 44, 46 eines ersten P-Kanal-MOS-Feldeffekttransistors P1 mit der am Treiberschaltungsausgang 14 anliegenden Spannung V_{out} in Verbindung steht und der den Signaleingang des Komparators 20 bildet. Der Drain-Anschluß 36 des ersten N-Kanal-MOS-Feldeffekttransistors N1 ist mit dem Drain-Anschluß 46 des P-Kanal-MOS-Feldeffekttransistors P1 verbunden. Am Drain-Anschluß 56 des zweiten N-Kanal-MOS-Feldeffekttransistors N2 liegt die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung. Die Source-Anschlüsse 34, 54 der beiden N-Kanal-MOS-Feldeffekttransistoren N1 und N2 sind am Schaltungspunkt S4 miteinander verbunden. Die beiden N-Kanal-MOS-Feldeffekttransistoren N1 und N2 bilden ein Differenzpaar. Wenn N1 durchgeschaltet ist, ist N2 gesperrt und umgekehrt.

Der Verbindungspunkt S4 ist über einen hochohmigen Widerstand R1, dessen Widerstandswert im Vergleich zu den Widerstandswerten der Source-Drain-Strecken der MOS-Feldeffekttransistoren P1 und N1 im leitenden Zustand sehr groß ist, an Masse 60 angeschlossen. Die am Verbindungspunkt S4 auftretende Spannung wird zum Eingang 62 eines CMOS-Inverters I1 geliefert, der an seinem Ausgang 64 das Steuersignal CNTRL zur Steuerung des Schalters 15 abgeben kann. Wenn das Signal CNTRL im L-Zustand ist, wird die CMOS-Bus-Treibereinheit 16 wie oben beschrieben vom Bus 10 entkoppelt, während dann, wenn das Signal CNTRL im H-Zustand (V_{cc}) ist, der Ausgang 17 der CMOS-Bus-Treibereinheit 16 mit dem Bus 10 verbunden ist.

Der Gate-Anschluß 42 des ersten P-Kanal-MOS-Feldeffekttransistors P1 ist mit einer Referenzspannung V_{ref} verbunden, die so eingestellt ist, daß der Transistor P1 nur dann Strom führt, wenn die an seinem Source-Anschluß 44 liegende Spannung V_{out} die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung übersteigt. Vorzugsweise wird die Referenzspannung V_{ref} durch eine Schaltung erzeugt, die aus einem zweiten P-Kanal-MOS-Feldeffekttransistor P2 und einem zweiten Widerstand R2 besteht. Dabei liegt am Source-Anschluß 104 des zweiten P-Kanal-MOS-Feldeffekttransistors P2 die Versorgungsspannung V_{cc} der CMOS-Bus-Treiberschaltung, und der zweite Widerstand R2 ist zwischen den Drain-Anschluß 106 des zweiten P-Kanal-MOS-Feldeffekttransistors P2 und den Masse-Anschluß 60 geschaltet. Die Referenzspannung V_{ref} wird am Verbindungspunkt S5 zwischen dem zweiten P-Kanal-MOS-Feld-

effekttransistor P2 und dem zweiten Widerstand R2 abgegriffen, wobei dieser Verbindungspunkt mit den Gate-Anschlüssen der beiden P-Kanal-MOS-Feldeffekttransistoren P1 und P2 in Verbindung steht.

Im folgenden wird nun die Arbeitsweise der in Fig. 2 dargestellten CMOS-Bus-Treiberschaltung beschrieben. Dabei werde zunächst angenommen, daß die am Treiberschaltungsausgang 14 liegende Spannung Vout unterhalb der Versorgungsspannung Vcc der CMOS-Bus-Treiberschaltung liegt. Dann befindet sich der erste P-Kanal-MOS-Feldeffekttransistor P1 im gesperrten Zustand und der erste N-Kanal-MOS-Feldeffekttransistor N1 im leitenden Zustand. Da dann kein Strom zum Masse-Anschluß 60 fließt, bleibt der Schaltungspunkt S4 auf Massepotential. Das Ausgangssignal CNTRL des Inverters I1 befindet sich dann im H-Zustand (Vcc). Der Ausgang 17 der CMOS-Bus-Treibereinheit 16 ist dann mit dem Bus 10 verbunden.

Erreicht nun die Spannung Vout am Treiberschaltungsausgang 14 einen Wert, der über dem der Versorgungsspannung Vcc der CMOS-Bus-Treiberschaltung liegt, dann wird der erste P-Kanal-MOS-Feldeffekttransistor P1 leitend, so daß ein Strom durch den Widerstand R1 zum Masse-Anschluß 60 fließt. Dadurch wird die am Schaltungspunkt S4 auftretende Spannung erhöht. Der erste N-Kanal-MOS-Feldeffekttransistor N1 wird nichtleitend, da seine Gate-Source-Spannung so weit abfällt, daß sie den für den leitenden Zustand erforderlichen Spannungswert unterschreitet. Die Spannung am Gate-Anschluß 52 des zweiten N-Kanal-MOS-Feldeffekttransistors N2 übersteigt dann die Versorgungsspannung Vcc, wodurch der Transistor N2 leitend wird und ein Strom zum Masse-Anschluß 60 fließt, welcher durch den Widerstand R1 begrenzt wird. Am Eingang 62 des Inverters I1 tritt nun eine hohe Eingangsspannung auf, wodurch das Ausgangssignal CNTRL des Inverters I1 auf den L-Zustand umgeschaltet wird. Durch das Ausgangssignal CNTRL wird, wie oben in Verbindung mit Fig. 1 beschrieben, die CMOS-Bus-Treibereinheit 16 vom Bus 10 entkoppelt, so daß der Ausgangstransistor der CMOS-Bus-Treibereinheit 16 vor Spannungen Vout geschützt wird, die die Versorgungsspannung Vcc überschreiten, und Systemfehler vermieden werden. Die CMOS-Bus-Treibereinheit 16 bleibt solange im entkoppelten Zustand, bis die am Treiberschaltungsausgang 14 liegende Spannung Vout wieder die Versorgungsspannung Vcc der CMOS-Bus-Treiberschaltung unterschreitet.

Die oben beschriebene Schaltung der Fig. 2 erlaubt so eine Überwachung der am Treiberschaltungsausgang 14 liegenden Spannung bei äußerst geringem Energieeinsatz, da lediglich dann, wenn die am Treiberschaltungsausgang 14 liegende Spannung Vout die Spannung der Spannungsquelle Vcc überschreitet, kurzzeitig ein Strom zum Masse-Anschluß 60 fließt. Da zudem, wie bereits oben erwähnt, der Widerstand R1 im Vergleich zu den Widerständen der Source-Drain-Strecken 44, 46 und 34, 36 der Transistoren P1 bzw. N1 sehr groß gewählt ist, fließt nur ein Strom geringer Stärke zur Masse. Außerdem stört die Schaltung nicht das am Bus auftretende Ausgangssignal (Vout), da praktisch kein Strom vom Ausgangssignal in den Komparator fließt.

In der Fig. 3 ist eine weitere Ausführungsform der erfindungsgemäßen CMOS-Bus-Treiberschaltung dargestellt, die auf der in Fig. 2 dargestellten Ausführungsform basiert und zusätzlich einen dritten N-Kanal-MOS-Feldeffekttransistor N3 sowie zwei Schottky-Dioden D1 und D2 enthält. Die Arbeitsweise der in Fig. 3 dargestellten Schaltung entspricht im wesentlichen der oben in Verbindung mit Fig. 2 beschriebenen Schaltung, so daß im folgenden nur die Funktion der zusätzlich eingefügten Elemente (N3, D1 u. D2) erklärt wird.

Die Source-Drain-Strecke 74, 76 des dritten N-Kanal-MOS-Feldeffekttransistors N3 ist zwischen die Source-Drain-Strecke 54, 56 des zweiten N-Kanal-MOS-Feldeffekttransistor N2 und die die Versorgungsspannung Vcc liefernde Spannungsquelle geschaltet. Der Gate-Anschluß 72 des dritten N-Kanal-MOS-Feldeffekttransistors N3 ist mit der am Treiberschaltungsausgang 14 liegenden Spannung Vout verbunden. Der dritte N-Kanal-MOS-Feldeffekttransistor N3 dient dazu, sicherzustellen, daß der Strompfad (54, 56) durch den zweiten N-Kanal-MOS-Feldeffekttransistor N2 geöffnet wird, wenn das Ausgangssignal Vout unter die Spannung der Spannungsquelle Vcc absinkt. Der Strompfad (54, 56) durch den zweiten N-Kanal-MOS-Feldeffekttransistor N2 wird nämlich nun auch dann geöffnet, wenn die Spannung am Gate-Anschluß 52 des zweiten N-Kanal-MOS-Feldeffekttransistors N2 oberhalb oder nahe dem Spannungswert Vcc bleibt. Es kann der Fall eintreten, daß die Spannung am Gate-Anschluß 52 des zweiten N-Kanal-MOS-Feldeffekttransistors N2 durch den ersten P-Kanal-MOS-Feldeffekttransistor P1 vor dem Zurückkehren in den ausgeschalteten Zustand nicht auf oder unter den Spannungswert Vcc gebracht wird. In diesem Falle geriete der Gate-Anschluß 52 des zweiten N-Kanal-MOS-Feldeffekttransistors N2 in den Floating-Zustand, d. h. die Spannung am Gate-Anschluß 52 bliebe oberhalb von Vcc und N2 bliebe im leitenden Zustand. Dadurch bliebe die CMOS-Bus-Treibereinheit 16 selbst dann vom Bus 10 entkoppelt, wenn die am Treiberschaltungsausgang 14 liegende Spannung Vout wieder unter Vcc absinkt. Um diesen Fall auszuschließen, wurde der dritte N-Kanal-MOS-Feldeffekttransistor N3 wie oben beschrieben eingefügt.

Die Anode 82 der ersten zusätzlich eingefügten Schottky-Diode D1 ist mit der Spannungsquelle Vcc verbunden und die Anode 92 der zweiten zusätzlich eingefügten Schottky-Diode D2 ist mit der am Treiberschaltungsausgang 14 liegenden Spannung Vout verbunden. Die Kathoden (84, 94) der beiden Schottky-Dioden D1 und D2 sind jeweils mit dem Substrat des ersten P-Kanal-MOS-Feldeffekttransistors P1 verbunden. Dadurch wird sichergestellt, daß das Substrat des ersten P-Kanal-MOS-Feldeffekttransistors P1 immer auf dem höchsten jeweils auftretenden Potential (Vcc oder Vout) liegt, und die Substratdiode immer in Sperrichtung vorgespannt bleibt.

Die oben beschriebenen Ausführungsformen der erfindungsgemäßen CMOS-Bus-Treiberschaltung werden bevorzugterweise in Form einer integrierten Schaltung hergestellt.

Patentansprüche

1. CMOS-Bus-Treiberschaltung, die von einer Spannungsquelle (Vcc) versorgt wird und eine CMOS-Bus-Treibereinheit (16) enthält, welche an einem Eingang (12) der CMOS-Bus-Treiberschaltung Datensignale empfängt und an einem mit einem Bus (10) verbundenen Ausgang (14) der CMOS-Bus-Treiberschaltung den Datensignalen entsprechende Spannungswerte abgibt, und darüber hinaus einen Komparator (20) enthält, an dessen Referenzeingang (22) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung und an dessen Signaleingang (24) eine am Treiberschaltungsausgang (14) liegende Spannung (Vout) liegt und der dann, wenn die am Treiberschaltungsausgang (14) liegende Spannung (Vout) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung überschreitet, an seinem Ausgang (26) ein Steuersignal (CNTRL) abgibt, durch das die CMOS-Bus-Treibereinheit (16) vom Bus (10) entkoppelt wird **dadurch gekennzeichnet**, daß der

Komparator (20)

- a) einen ersten N-Kanal-MOS-Feldeffekttransistor (N1), an dessen Gate-Anschluß (32) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung liegt, 5
 - b) einen ersten P-Kanal-MOS-Feldeffekttransistor (P1), an dessen Source-Anschluß (44) die am Treiberschaltungsausgang (14) liegende Spannung (Vout) liegt, dessen Drain-Anschluß (46) mit dem Drain-Anschluß (36) des ersten N-Kanal-MOS-Feldeffekttransistors (N1) verbunden ist und an dessen Gate-Anschluß (42) eine Referenzspannung (Vref) liegt, 10
 - c) einen zweiten N-Kanal-MOS-Feldeffekttransistor (N2), an dessen Drain-Anschluß (56) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung liegt, dessen Source-Anschluß (54) mit dem Source-Anschluß (34) des ersten N-Kanal-MOS-Feldeffekttransistors (N2) und dessen Gate-Anschluß (52) mit dem Verbindungspunkt (S1) zwischen dem Drain-Anschluß (46) des ersten P-Kanal-MOS-Feldeffekttransistors (P1) und dem Drain-Anschluß (36) des ersten N-Kanal-MOS-Feldeffekttransistors (N1) verbunden ist, 15
 - d) einen ersten Widerstand (R1), der zwischen dem Verbindungspunkt (S4) zwischen dem Source-Anschluß (34) des ersten N-Kanal-MOS-Feldeffekttransistors (N1) und dem Source-Anschluß (54) des zweiten N-Kanal-MOS-Feldeffekttransistors (N2) und Masse (60) geschaltet ist 20
 - e) und einen CMOS-Inverter (I1) umfaßt, dessen Eingang (62) mit dem Verbindungspunkt zwischen dem Source-Anschluß (54) des zweiten N-Kanal-MOS-Feldeffekttransistors (N2) und dem ersten Widerstand (R1) verbunden ist und an dessen Ausgang (64) das Steuersignal (CNTRL) zur Entkopplung der CMOS-Bus-Treibereinheit (16) vom Bus abgegeben wird. 25
2. CMOS-Bus-Treiberschaltung nach Anspruch 1, dadurch gekennzeichnet, daß sie darüber hinaus eine Schaltung zur Erzeugung der Referenzspannung (Vref) umfaßt, die aus einem zweiten P-Kanal-MOS-Feldeffekttransistor (P2), an dessen Source-Anschluß (104) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung liegt, und einem zweiten Widerstand (R2) besteht, der zwischen den Drain-Anschluß (106) des zweiten P-Kanal-MOS-Feldeffekttransistors (P2) und Masse (60) geschaltet ist, wobei die Referenzspannung am Verbindungspunkt (55) zwischen dem zweiten P-Kanal-MOS-Feldeffekttransistor (P2) und dem zweiten Widerstand (R2) abgegriffen wird und der Gate-Anschluß (102) des zweiten P-Kanal-MOS-Feldeffekttransistors (P2) mit diesem Verbindungspunkt (55) verbunden ist. 30
3. CMOS-Bus-Treiberschaltung nach Anspruch 1 oder Anspruch 2, dadurch gekennzeichnet, daß der Komparator (20) darüber hinaus einen dritten N-Kanal-MOS-Feldeffekttransistor (N3) umfaßt, dessen Source-Drain-Strecke (74, 76) zwischen die die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung liefernde Spannungsquelle und die Source-Drain-Strecke (54, 56) des zweiten N-Kanal-MOS-Feldeffekttransistors (N2) geschaltet ist und an dessen Gate-Anschluß (72) die am Treiberschaltungsausgang (14) anliegende Spannung (Vout) liegt. 35
4. CMOS-Bus-Treiberschaltung nach einem der Ansprüche 2 bis 3, dadurch gekennzeichnet, daß der Komparator (20) eine erste Schottky-Diode (D1), an dessen

Anode (82) die Versorgungsspannung (Vcc) der CMOS-Bus-Treiberschaltung liegt und deren Katode (84) mit dem Substrat des ersten P-Kanal-MOS-Feldeffekttransistors (P1) verbunden ist, und eine zweite Schottky-Diode (D2) umfaßt, deren Anode (92) mit der am Treiberschaltungsausgang (14) liegenden Spannung (Vout) und deren Katode (94) mit dem Substrat des ersten P-Kanal-MOS-Feldeffekttransistors (P1) verbunden ist.

5. CMOS-Bus-Treiberschaltung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß sie eigen durch das Steuersignal (CNTRL) des Komparators (20) gesteuerten Schalter (15) umfaßt, durch den die CMOS-Bus-Treibereinheit (16) vom Bus (10) abgetrennt wird, wenn das Steuersignal (CNTRL) zur Entkopplung der CMOS-Bus-Treibereinheit (16) vom Bus (10) gesendet wird.

6. CMOS-Bus-Treiberschaltung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß sie als integrierte Schaltung ausgebildet ist.

Hierzu 3 Seite(n) Zeichnungen

Fig. 1

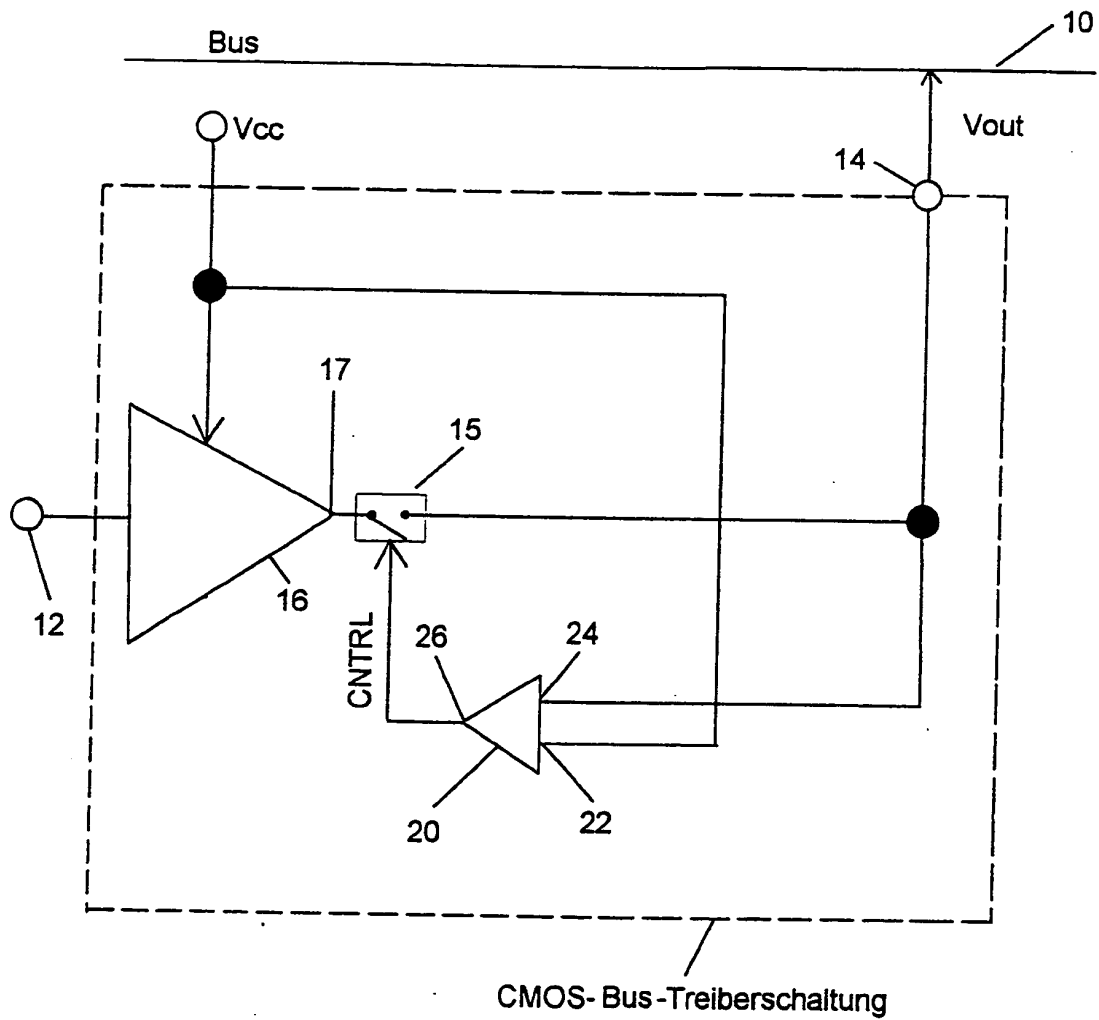


Fig.2

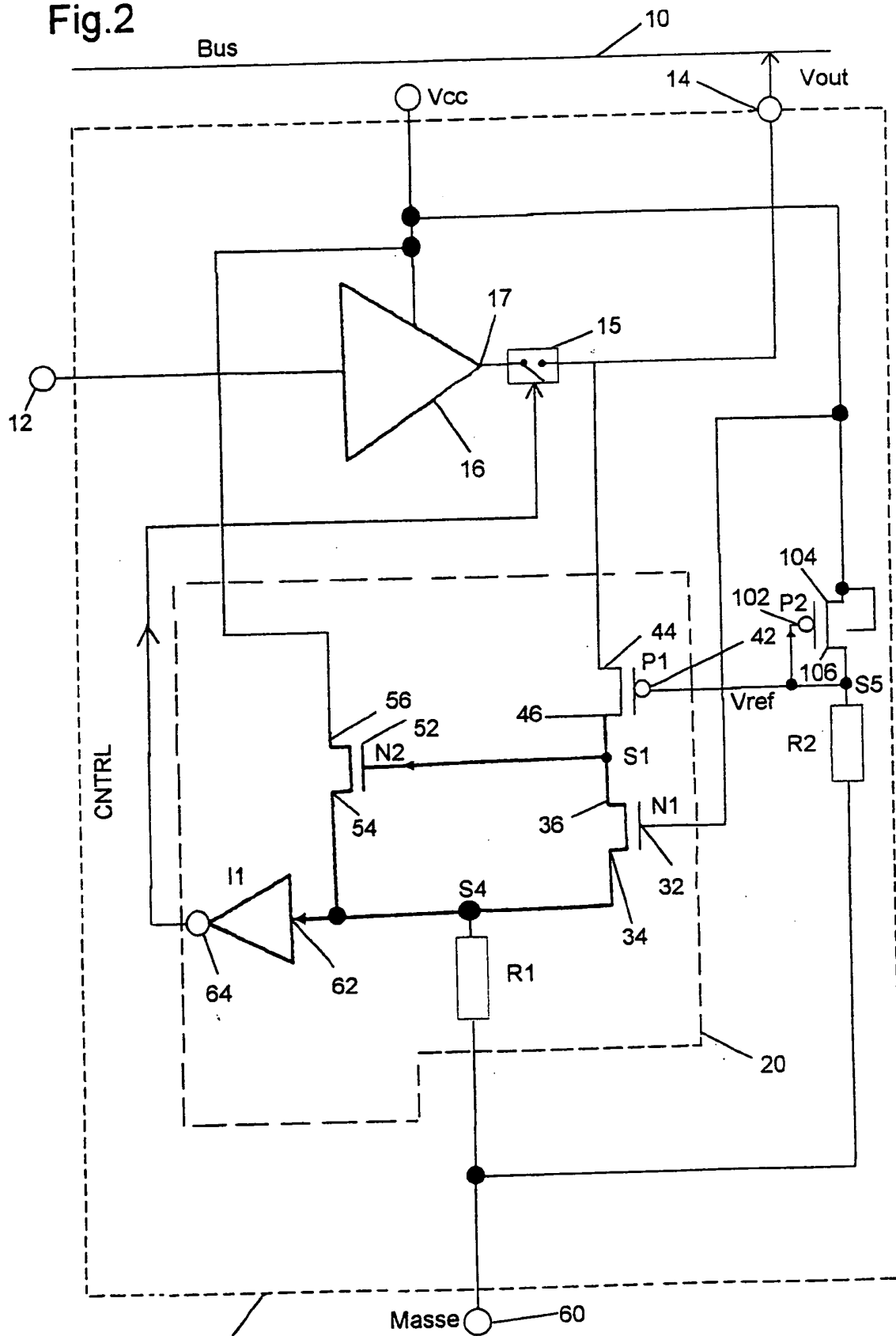
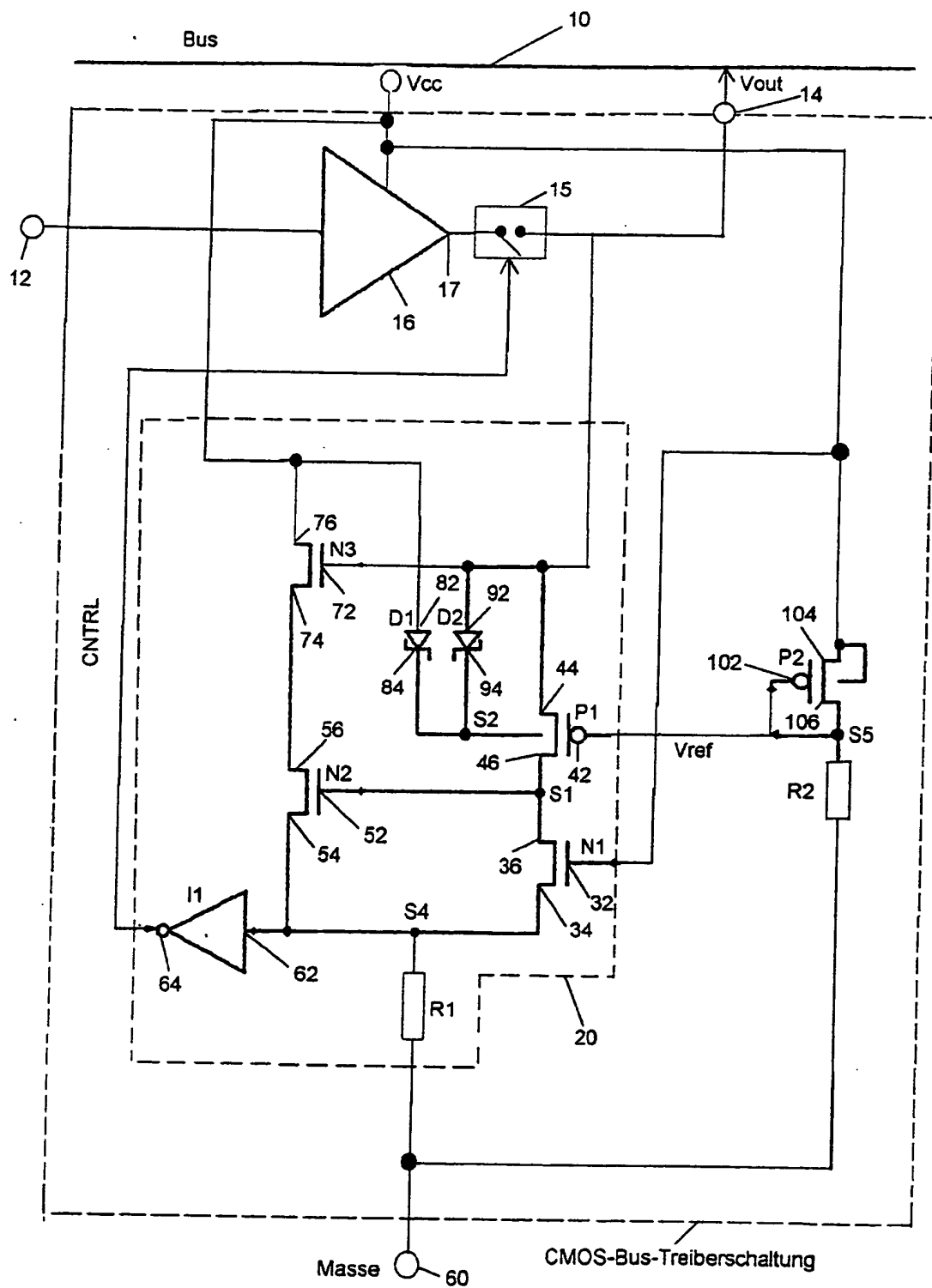


Fig.3



GERMAN TRANSLATION AID

Spalte 1: Kategorie (Column 1: Category)

Es bedeutet: (It means:)

X: Druckschriften, die Neuheit oder Erfindungshöhe allein in Frage stellen

(Publications, which question novelty or just obviousness)

Y: Druckschriften, die die Erfindungshöhe zusammen mit anderen Druckschriften in Frage stellen

(Publications which, together with other publications, question obviousness)

A: Allgemein zum Stand der Technik, technologischer Hintergrund
(General state of the art, technological background)

O: Nicht-schriftliche Offenbarung, z. B. ein in einer nachveröffentlichten Druckschrift abgedruckter Vortrag, der vor dem Anmelde- oder Prioritätstag öffentlich gehalten wurde

(Non-written disclosure, for example, a printed post publication of a lecture which was publically made before the filing date or priority date)

P: Im Prioritätsintervall veröffentlichte Druckschriften
(Publications publicized in a priority interval)

T: Nachveröffentlichte, nicht kollidierende Druckschriften, die die Theorie der angemeldeten Erfindung betreffen und für ein besseres Verständnis der angemeldeten Erfindung nützlich sein können bzw. zeigen, daß der angemeldeten Erfindung zugrunde liegende Gedankengänge oder Sachverhalte falsch sein könnten

(Post publications, not anticipating publications, which refer to the theory of the filed invention and which could be useful for a better understanding or, as the case may be, which could show that reasoning or facts of the filed invention are incorrect)

E: Ältere Anmeldungen gemäß §3 Abs. 2 PatG (bei Recherchen nach §43 PatG); ältere Patentanmeldungen oder ältere Gebrauchsmuster gemäß §15 GbmG (bei Recherchen nach §7 GbmG)



(Older applications under §3 Section 1 PatG (inquiries under §43 PatG); older patent applications or patents under §15 GbmG (inquiries under §7 GbmG))

D: Druckschriften, die bereits in der Patentanmeldung genannt sind

(Publications, which are cited in the patent application)

L: Aus besonderen Gründen genannte Druckschriften, z. B. zum Veröffentlichungstag einer Entgegnung oder bei Zweifeln an der Priorität.

(Publications which are cited for a particular reason, for example, relative to the publication date of a reference or cast doubt on the priority).

Spalte 2: Ermittelte Druckschriften / Erläuterungen
(Column 2: Discovered Publications / Explanations)

Veröff.: Veröffentlichungstag einer Druckschrift im
Prioritätsintervall

(Publication date of a publication in a priority interval)

nr: Nicht recherchiert, da allgemein bekannter Stand
der Technik, oder nicht recherchierbar

(Not searched, because it is known state of the art, or cannot be searched)

=: Druckschriften, die auf dieselbe Ursprungsanmeldung
zurückgehen ("Patentfamilien") oder auf die sich
Referate oder Abstracts beziehen.

(Publications, which refer to the same original application ("patent family"), or which are referred to in reviews or abstracts.)

"-": // Nichts ermittelt

(Nothing discovered)

Spalte 3: Betroffene Ansprüche (Column 3: Relevant Claims)

Hier sind die Ansprüche unter Zuordnung zu den in Spalte 2 genannten relevanten Stellen angegeben.

(The claims are stated herein which refer to the relevant positions recited in column 2.)



.
.
.

Other Terms

Seite	(page)
Zeile	(line)
Abbildungen	(Drawings)
Spalte	(Column)
Absatz	(Paragraph)
Zusammenfassung	(Abstract of Disclosure)



2.4

.

.

2